

引用格式:陈富涛. 一种高精度低功耗 RC 振荡器设计[J]. 微电子学与计算机, 2019, 36(6): 74-78. [CHEN F T. Design of a high-precision low-power CMOS RC oscillator [J]. Microelectronics & Computer, 2019, 36(6): 74-78.]

一种高精度低功耗 RC 振荡器设计

陈富涛

(杭州士兰微电子股份有限公司, 江苏 杭州 214035)

摘 要: 本文设计了一种具有较强的电源电压抑制能力和良好的温度特性的 RC 振荡电路, 它由稳压源电路和 RC 振荡电路组成, 稳压源电路输出不受电源电压和温度影响的调制电平 VREG, 给 RC 振荡电路提供工作电压以产生稳定的振荡频率. 该电路特点是: 结构简单, 功耗低, 振荡频率精确, 受电源电压和环境温度影响较低, 基于 CSMC 0.35 μm CMOS 工艺设计, 完成 Hspice 仿真.

关键词: RC 振荡器; 带隙基准; 电源电压抑制; 环境温度抑制

中图分类号: TN752

文献标识码: A

文章编号: 1000-7180(2019)06-0074-05

Design of a high-precision low-power CMOS RC oscillator

CHEN Fu-tao

(Hangzhou Silan Microelectronics Co. Ltd, Hangzhou 214035, China)

Abstract: In this paper, a RC Oscillator with lower power consumption, low supply voltage and temperature sensitivity was proposed. It was composed of a voltage regulation and a RC Oscillator. The regulated voltage VREG was not affected by the power supply voltage and temperature. It provided a supply voltage for the RC oscillation circuit to generate a stable oscillation frequency. The circuit is characterized by simple structure, low power consumption, accurate oscillation frequency, less affected by power supply voltage and ambient temperature. Hspice simulation was made based on CSMC 0.35 μm CMOS pprocess.

Key words: RC oscillator ; lower power consumption; low supply voltage sensitivity; low temperature sensitivity

1 引言

振荡器是许多电子系统的主要部分, 应用范围从微处理器中的时钟产生到蜂窝电话中的载波合成, 可广泛的应用于测量、遥控、通信、自动控制等领域. 振荡器电路是在没有外加输入信号的情况下, 依靠电路自激振荡而产生周期性输出信号的电路, 一般分为 RC 振荡器和 LC 振荡器. RC 振荡器的结构简单, 易于实现, 但精度较差, 随温度和电源电压的变化很大, 一般应用在对时钟精度要求不高的场合; LC 振荡器具有较强的电源电压抑制能力和良好的温度特性, 振荡频率比较精确, 但缺点是其版图占用面积大或需外挂晶体, 因而成本较高^[1].

本文采用稳压源电路和振荡电路相结合的电路结构, 使得 RC 振荡器具有较强的电源电压抑制能力和良好的温度特性, 并且精度高、结构简单、功耗低, 可作为陶瓷谐振器、晶体振荡器模块的替代品, 作时钟源应用.

2 电路结构设计

2.1 稳压源电路

稳压源电路输出具有较强电源电压抑制能力和良好温度特性的调制电平 VREG, 给 RC 振荡器提供稳定的工作电压, 它由启动电路 STARTUP1 和 STARTUP2、偏置电路 BIAS1、带隙基准电路 VREF、电压放大电路 AMPLIFIER 组成, 见图 1.

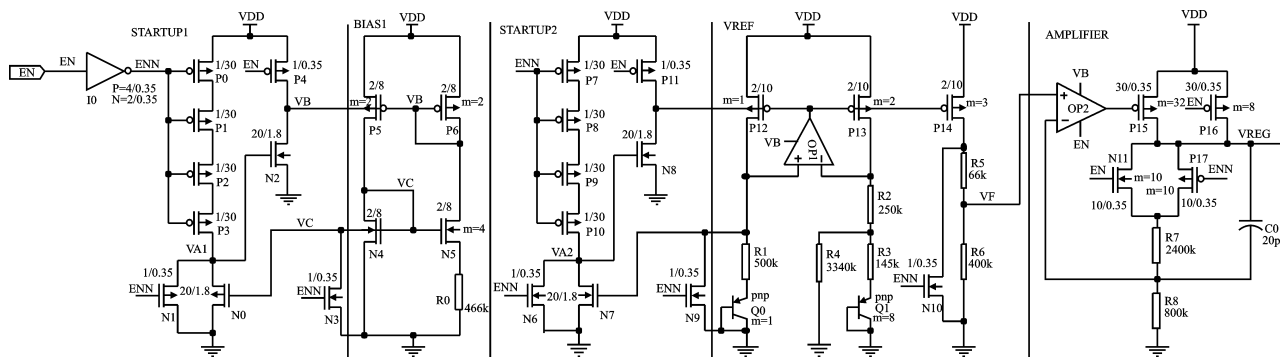


图1 稳压源电路结构图

偏置电路给带隙基准电路、电压放大电路提供一个相对稳定的偏置电流;带隙基准电路产生一个随电源电压和温度变化很小的参考电压 VREF;电压放大电路用来放大 VREF,并提供输出驱动。另外,为了防止电路的简并,针对偏置电路和带隙基准电路分别设置了启动电路,以保证它们上电后能正常工作^[2]。

2.1.1 偏置电路

图1中,偏置电路 BIAS1 由 MOS 管 P5、P6、N4、N5 和电阻 R0 构成,为带隙基准电路、电压放大电路提供偏置。

由于 P5、P6 构成 1:1 的电流镜,所以, $I_{N4} = I_{N5} = (V_{GSN4} - V_{GSN5}) / R0$ 。

由 MOS 管电流特性方程:

$$I_D = \frac{1}{2} u_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (1)$$

$$\text{得到: } V_{GS} = \sqrt{\frac{2I_D}{u_n C_{ox} (W/L)}} + V_{TH} \quad (2)$$

忽略体效应,我们有 $\Delta V_{GS} =$

$$\sqrt{\frac{2I_{N4}}{u_n C_{ox} (W/L)_{N4}}} - \sqrt{\frac{2I_{N5}}{u_n C_{ox} (W/L)_{N5}}} = I_{N5} * R0 \quad (3)$$

所以, $I = I_{N4} = I_{N5} =$

$$\frac{2}{u_n C_{ox} R0^2} \left(\frac{1}{\sqrt{(W/L)_{N4}}} - \frac{1}{\sqrt{(W/L)_{N5}}} \right)^2 \quad (4)$$

从式(4)可看出,偏置电流与电源电压无关,而与 N4、N5 的宽长比和电阻 R0 的值有关,调整这些值,可以方便地得到需要的偏置电流。

2.1.2 启动电路

STARTUP1 是为了防止偏置电路简并而设置的启动电路,它由 MOS 管 P0~P4、N0~N3 构成。EN、ENN 是使能信号,当 EN=0、ENN=VDD 时,VA1=0,VB=VDD,VC=0,禁止启动电路和偏置电路;当 EN=VDD、ENN=0 时,MOS 管 P4、N1、N3 截止,P0~P3 导通,VA1=VDD,N2 导通,

给 VB 提供一个初始零电位,P5、P6 导通,VC 电压快速上升,而 VB 电压也随之上升,直至建立平衡状态。

N0 与倒比管 P0~P3 构成的倒相器,其翻转电平很低,在 VC 上升过程中,N0 导通把 VA1 点电位拉为 0,从而关闭 N2,此时,STARTUP1 输出信号 VB 处于悬空状态,不再影响 BIAS1。

STARTUP2 是为了防止带隙基准电路简并而设置的启动电路,它与 STARTUP1 结构完全相同。

2.1.3 带隙基准电路

(1)带隙基准电路的基本原理是利用双极性晶体管的基极-发射极电压 V_{BE} (具有负温度系数)与它们的差值 ΔV_{BE} (具有正温度系数)进行相互补偿,从而达到电路的温度系数为零的目的。

(2)带隙基准电路 VREF 由 NMOS 管 N10、PMOS 管 P12~P14、电阻 R1~R6、PNP 三极管 Q0~Q1 和运算放大器 OP1 构成。运算放大器的作用是当电路处于深度负反馈的情况下,使 VP、VN 两点的电压相等。VB 是偏置电压,ENN 是使能信号,ENN=VDD 时,输出 VF=0;ENN=0 时,使能 VREF。

P12、P13、P14 构成 1:2:3 的电流镜,在理想情况下(PMOS 理想电流镜、OP1 输入无失调),假定 $I_{P12} = I_{ptat}$,则 $I_{P13} = 2I_{ptat}$, $I_{P14} = 3I_{ptat}$ 。OP1 两端输入电压分别满足以下关系:

$$VP = V_{be0} + I_{ptat} * R1 \quad (5)$$

$$\frac{VN - 2I_{ptat} * R2}{R4} + \frac{VN - 2I_{ptat} * R2 - V_{be1}}{R3} = 2I_{ptat} \quad (6)$$

因为 $R1 = 2R2$, $VP = VN$,所以:

$$\frac{V_{be0}}{R4} + \frac{V_{be0} - V_{be1}}{R3} = 2I_{ptat} \quad (7)$$

而 $V_{be0} = V_T \ln \frac{I_{ptat}}{I_s}$, $V_{be1} = V_T \ln \frac{2I_{ptat}}{8I_s}$,则

$$I_{ptat} = \frac{V_{be0}}{2R4} + \frac{V_T \ln 4}{2R3} \quad (8)$$

得到: $VF = 3I_{ptat} * (R5 + R6) =$

$$\frac{3(R5 + R6)}{2} * \left(\frac{V_{be0}}{R4} + \frac{\ln 4 * V_T}{R3} \right) \quad (9)$$

室温下, V_{be0} 的温度系数是 -1.5 mV/K , V_T 的温度系数是 $+0.087 \text{ mV/K}$. 从式(9)可看出, 适当调节 $R3, R4$, 便可以使 VF 在室温下达到零温度系数, 调节 $R3, R4, R5, R6$, 可以改变基准电压 VF 的值.

2.1.4 电压放大电路

电压放大电路 AMPLIFIER 由 NMOS 管 N11、PMOS 管 P15~P17、电阻 $R7 \sim R8$ 、电容 $C0$ 和运算放大器 OP2 构成. VB 是偏置电压, EN, ENN 是使能信号, VF 是带隙基准参考电压, $VREG$ 是电压输出放大信号.

$EN = 0, ENN = VDD$ 时, N11 和 P17 截止, $VREG = VDD$; $EN = VDD, ENN = 0$ 时, N11 和 P17 导通, 且 OP2 使能, 此时, VF 连接运算放大器 OP2 的同相输入端, $VREG$ 经比例电阻 $R7, R8$ 分压后连接 OP2 的负相输入端, 从而实现电压放大功能.

2.1.5 运算放大器

图 2 是基准电压电路中的折叠式共源共栅运算放大器 OP1, 以 NMOS 作为输入差动对管, 其栅极共模电平可以等于 VDD . $P0$ 通过 VB 将 BIAS1 中与电源电压无关的电流镜像到 $P0$ 支路, 可以通过调整 BIAS1 中的电流来改变 OP1 的偏置点和功耗. $N0, N1, N5, N6$ 和 $N7$ 又构成 $1:1:2:2:2$ 的电流镜.

图 3 是电压放大电路中的折叠式共源共栅运算放大器 OP2, 以 PMOS 作为输入差动对管, 其栅极共模电平可以低到 $0V$. EN, ENN 是使能信号,

VC 是倒比管 $N0 \sim N3$ 产生的偏置电压, $P0$ 通过 VB 将 BIAS1 中与电源电压无关的电流镜像到 $P0$ 支路, $P0, P1$ 和 $P2$ 构成 $1:1:2$ 的电流镜, $N6, N9$ 和 $N10$ 构成 $1:2:2$ 的电流镜, 并且流经 $P1$ 和 $N6$ 的支路电流相等.

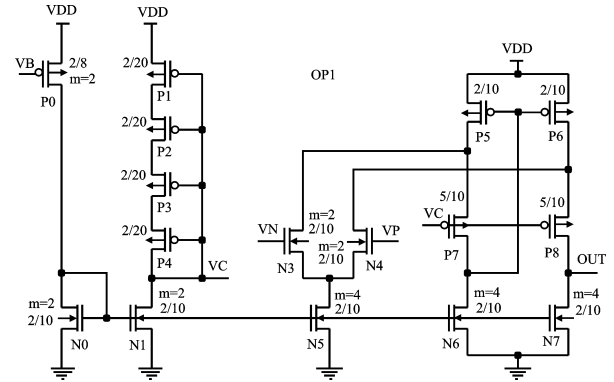


图 2 运算放大器 OP1

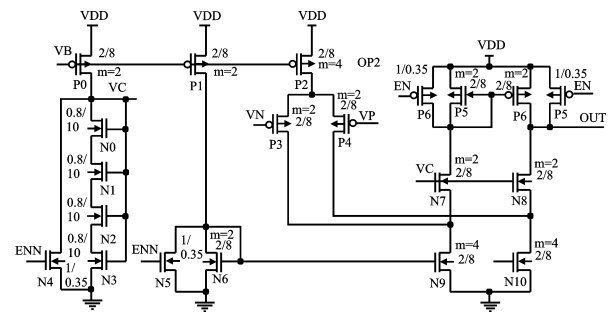


图 3 运算放大器 OP2

2.2 RC 振荡器电路

RC 振荡器电路由偏置电路 BIAS2、环行振荡器 OSC、电平转换电路 VTT 组成^[3], 见图 4.

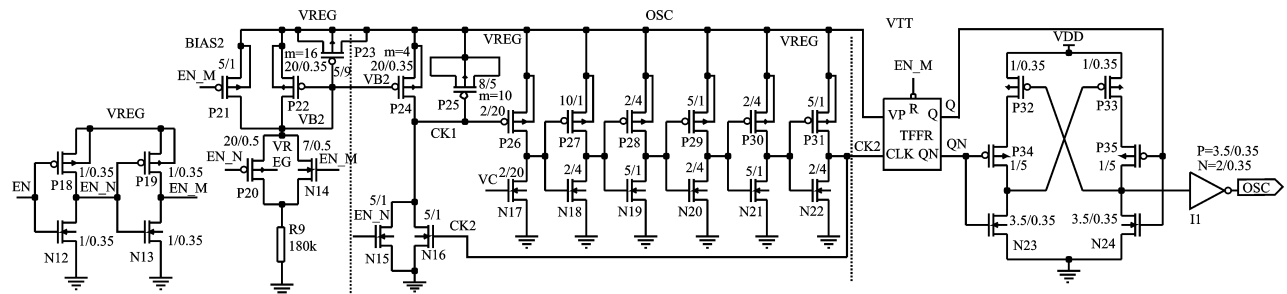


图 4 RC 振荡器电路结构图

2.2.1 偏置电路 2

偏置电路 2 给环行振荡器电路提供一个稳定的偏置电流, 由 MOS 管 $P20 \sim P21, N14$ 和电阻 $R9$ 构成. EN_M, EN_N 是使能信号, 当 $EN_M = 0, EN_N = VREG$ 时, $P20, N14$ 截止, $VB2 = VREG$; 当 EN

$EN_M = VREG, EN_N = 0$ 时, $P20, N14$ 导通, $P22$ 与 $R9$ 构成偏置电路.

2.2.2 环行振荡器

$P24 \sim P31, N15 \sim N22$ 构成 7 级环行振荡器, EN_N 是使能信号, $EN_N = VREG, VC = 0, VB2 =$

VREG, CK1=CK2=0, 振荡器不工作。

EN_N=0, 偏置电路 1、2 工作, 给环行振荡器提供偏置电压 VC、VB2, VREG 经 P24 给 MOS 电容 P25 进行充电, CK1 电位持续上升直至 P26 截止, 经过 6 级倒相器的延时, CK2 变为 VREG; 此时, N16 导通, 电容 P25 上的电荷经 N16 快速泄放到地, CK1 电位下降使得 P26 导通, 再经过 6 级倒相器的延时, CK2 变为 0; 周而往返, CK2 输出高电平为 VREG、低电平为 0 的方波信号。

BIAS1、BIAS2 都是具有负温度系数的阈值电压型电流源, 环行振荡器是 CMOS 振荡器, 在偏置电流恒定时的温度系数为正值。振荡器电路工作时, 其输出频率随偏置电流的增大而增大, 随偏置电流的减小而减小。振荡器电路内部温度升高时, 其输出振荡频率会增大, 而 BIAS1、BIAS2 产生的偏置电流会随着温度的升高而减小; 反之, 当振荡器内部温度降低时, 其输出振荡频率会减小, 而 BIAS1、BIAS2 产生的偏置电流会随着温度的降低而增大。因

此, 振荡电路的输出频率在偏置电流和振荡器内部温度两个因素的相反作用下保持一定的稳定性^[4]。

2.2.3 电平转换电路

电平转换电路由 T 触发器、PMOS 管 P32~P35、NMOS 管 N23~N24 和倒相器 I1 组成。CK2 是振荡器输出的具有不等占空比的振荡方波, 其高电平是 VREG, T 触发器对 CK2 进行计数, 从而产生具有相等占空比的 2 倍频信号 Q、QN。

当 Q=0、QN=VREG 时, OSC=0; 当 Q=VREG、QN=0 时, OSC=VDD, 从而实现电平转换的功能。

3 仿真结果

本电路设计采用 CSMC 0.35μm CMOS 工艺设计, 并应用 Hspice 软件对电路进行仿真。

3.1 温度特性

电源电压固定在 1.5V, 对电路进行 -50℃~100℃ 的温度扫描, 仿真结果如图 5 所示。

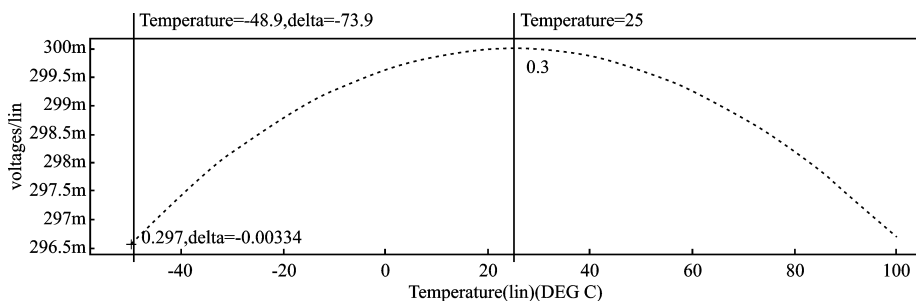


图5 温度特性仿真波形图

从图 4 中可看出, 基准电压 VF 随温度的改变而改变, 但变化幅度很小, VF 的最大、最小值分别是 0.3000 V、0.2967 V, 在 25℃ 时, 基准电压是 0.3000 V。VF 的温度系数 TC_F 可以用下式来衡量:

$$\frac{0.3 - 0.2967}{0.3} \times \frac{10^6}{100 + 50} = 73 \text{ PPM}/^\circ\text{C} \quad (10)$$

3.2 电源抑制特性

室温下, 对电路进行电源电压的 DC 扫描, 通过 Hspice 仿真得到的波形如图 6 所示。

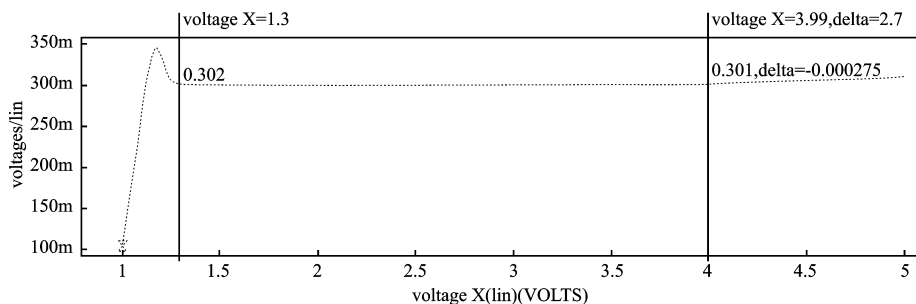


图6 电压特性仿真波形图

从图中可看出, 电源电压在 1.3V~4.0V 变化时, 基准电压从 0.302V 仅变化至 0.301V。

3.3 运算放大器特性

见下表 1.

对运算放大器 OP1 和 OP2 进行 Hspice 仿真，

表 1 OP1 和 OP2 仿真

		OP1			OP2		
VDD(V)	1.5	2.0	3.0	1.5	2.0	3.0	
最大增益(db)	9.08	50.9	51.5	45.9	58.1	57.9	
单位增益带宽(MHz)	5.29	7.876	8.49	4.7	15.3	16.1	

3.4 RC 振荡器仿真

工作电流比较小,振荡周期随电源电压、环境温度变化很小,从而具有较强的电源电压抑制能力和良好的温度特性.

在温度为 0℃、25℃和 50℃情况下,对 RC 振荡电路进行 hspice 仿真,表 2 是各个电源电压下的振荡周期和工作电流.从表中可以看出,RC 振荡电路

表 2 3 温下电路仿真的电流和周期

V _{DD} (V)		1.3	1.4	1.5	1.8	2.0	2.5	3.0	3.5	4.0
T _{osc} (us)	T=0℃	1.975	2.014	2.026	2.016	2.011	1.999	1.971	1.945	1.906
	T=25℃	1.968	2.003	2.004	1.999	1.993	1.974	1.949	1.932	1.899
	T=50℃	1.947	1.961	1.969	1.963	1.958	1.944	1.930	1.914	1.881
I _{VDD} (μA)	T=0℃	7.81	7.74	7.78	8.04	8.24	8.95	9.82	10.86	12.17
	T=25℃	7.87	7.84	7.90	8.14	8.35	8.97	9.80	10.76	12.00
	T=50℃	7.88	7.87	7.93	8.17	8.37	8.98	9.74	10.66	11.82

4 结束语

本文设计的 RC 振荡器具有较强的电源电压抑制能力和良好的温度特性,基于 CSMC 0.35μm CMOS 工艺设计实现,振荡频率比较精确,并且功耗低、结构简单、成本低,可作为陶瓷谐振器、晶体振荡器模块的替代品.

参考文献:

[1] TSUBAKI K, HIROSE T, KUROKI N, et al. A 32.55—kHz, 472—nW, 120 ppm/℃, fully on—chip, variation tolerant CMOS relaxation oscillator for a real-time clock application [C] //Proceedings of the ESS-

CIRC. Bucharest, Romania, 2013: 315-318.

[2] PAIDIMARRI A, GRIFFITH D, WANG A, et al. An RC oscillator with comparator offset cancellation [J]. IEEE Journal of Solid-State Circuits, 2016, 51 (8) : 1866-1877.

[3] 秦松, 王磊. 一种与比较器延迟无关的高精度 CMOS 振荡器[J]. 电子科技, 2017, 30 (5): 94-97.

[4] SANSEN W M C. 模拟集成电路设计精粹[M]. 陈莹梅, 译. 北京: 清华大学出版社, 2008: 150.

作者简介:

陈富涛 男, (1979-), 硕士, 高级工程师. 研究方向为数模混合信号电路设计工作. E-mail: cinvo@126. com.